

BL9705 低功耗电流模式 PWM 控制功率开关

概述

BL9705是一款高集成度的用于反激式变换器的电流模式PWM控制+低导通内阻-650V 耐压功率MOSFET的IC，具有高集成度、低待机功耗、高性价比等优点。

在正常工作状态下，PWM开关频率处于一个合理的范围内，在空载或轻载条件下，IC就会工作在“跳周期模式”来降低开关损耗，从而得到较低的待机功耗和较高的转换效率。

BL9705具有很低的VDD启动电流和工作电流，使得芯片具有较高的启动可靠性和较低的待机功耗。

BL9705为系统提供了全面的保护包括可自动恢复的保护，如逐周电流限（OCP）、过载保护（OLP）、VDD欠压锁存（UVLO）、过温保护（OTP）和过压保护（OVP）等。

BL9705的频率抖动特性能够提供优异的EMI特性，在工作时消除了低于20KHz的音频噪声。

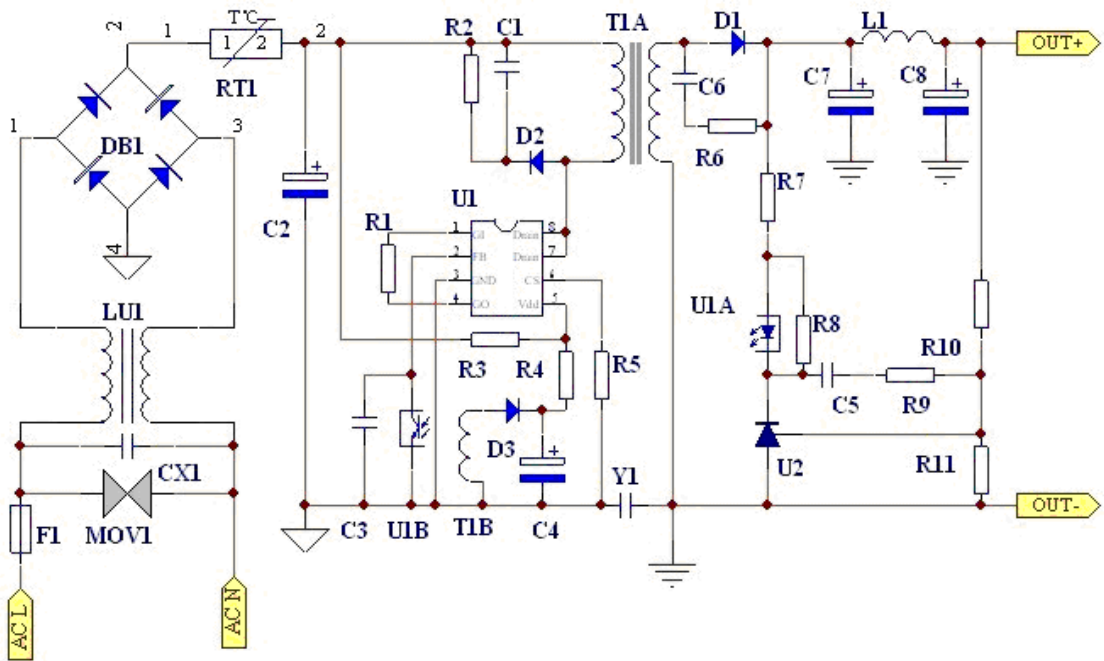


图 1. 典型应用图

## 特点

- 软启动功能
- 为降低 EMI 设计的频率抖动功能
- 具有跳周期模式，以提高效率并降低待机功耗
- 消除音频噪声
- 内置 650V 大电流功率 MOS 管
- 65KHZ 的开关频率
- 广泛的保护功能
  - 带迟滞功能的 VDD 欠压锁存 (UVLO)
  - 逐周的过流阈值设置，在全电压范围内恒定输出功率
  - 自动恢复的过载保护 (OLP)
  - 自动恢复的 VDD 过压保护 (OVP)
  - 通过外部齐纳二极管设置可调节的 OVP

## 应用领域

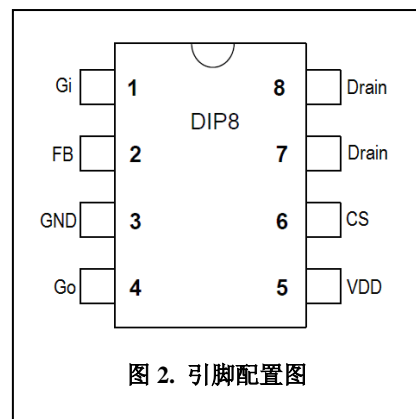
应用于以下几种设备的 AC/DC 反激式变换器

- 电池充电器
- 电源适配器
- 机顶盒电源
- 开放式开关电源

## 引脚功能描述

BL9705 封装

管脚	I/O	管脚定义描述
Gi	I	功率管栅输入
FB	I	反馈输入引脚。PWM 占空比决定于 FB 引脚电压和 CS 引脚信号
GND	P	地
Go	O	功率管栅驱动
VDD	P	电源
CS	I	电流检测输入
Drain	I	功率管漏极



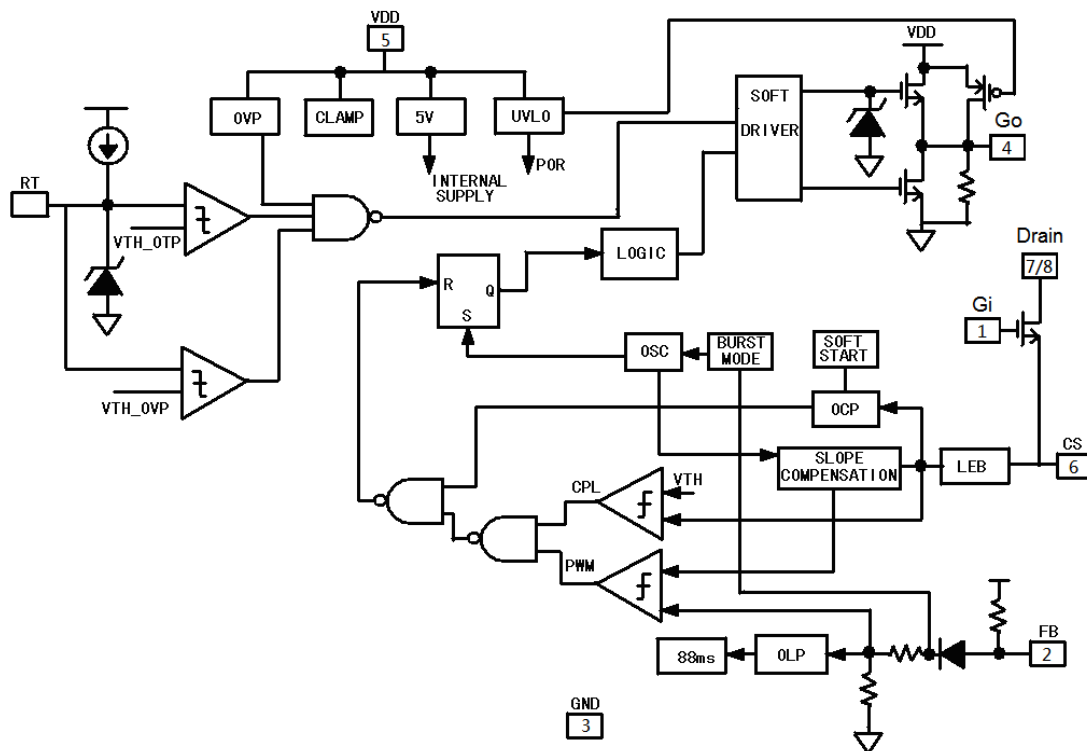


图 3. 芯片内部框图

## BL9705 功能描述

BL9705是一款高集成度的用于反激式变换器的电流模式PWM控制+低导通内阻的650V耐压功率MOSFET的IC，具有高集成度、低待机功耗、高性价比等优点。跳周期模式极大地降低了待机功耗，帮助设计者们更加容易地满足功耗要求。

### 启动电流和启动控制

BL9705的启动电流设置得非常低，便于VDD迅速被充电到UVLO开启电压以上使器件迅速工作。高阻值的启动电阻可以降低功耗并且在应用中能够稳定开启。

### 工作电流

BL9705的工作电流低至1.8mA。跳周期模式加上低工作电流使得整机可以达到较高的效率。

### 软启动

BL9705在上电时触发一个4ms的软启动来降低启动时的应力，一旦VDD达到UVLO(OFF)，CS引脚尖峰电压就缓慢从0.15V增加到最大。系统每次重新启动都会伴随有软启动的存在。

### 频率抖动以降低EMI

BL9705内部集成了频率抖动功能进行扩频，从而最大限度地降低了EMI带宽，使设计更加从容。

### 跳周期模式

在轻载或空载时，大部分的功耗都来源于MOS管的开关损耗、变压器磁芯损耗和启动电路，

大部分的功耗都正比于开关频率，降低开关频率可以降低功耗。

开关频率在轻载或重载情况下可以自行调节。在轻载或空载情况下降低频率可以提高效率。在轻载或空载情况下，FB引脚输入电压低于跳周期模式阈值时，芯片进入跳周期工作模式。只有在VDD电压低于事先设定值并且FB引脚电压适当的时候，栅极驱动引脚才会处于开态，并输出开关波形，在其他情况下，栅极驱动引脚处于关闭状态来最大限度地降低开关损耗和待机损耗。

开关频率控制也消除了在任何负载条件下的音频噪声。

## 振荡器

为了简化PCB板设计，65KHZ的在开关频率是内部设定的，外部不需要元器件匹配。

## 电流检测和前沿消隐

BL9705是电流模式的PWM控制，提供了逐周的电流限。开关电流通过一个接在CS引脚的电阻来检测。内部的前沿消隐电路会屏蔽掉功率管刚打开时，由于启动二极管反向恢复和功率MOS管的浪涌电流造成的检测电压尖峰。在消隐时间内电流限比较器会被屏蔽，并且不会关断功率MOS管。PWM占空比是由CS引脚输入电压和FB引脚电压决定的。

## 内部同步斜坡补偿

内部的斜坡补偿电路将一个斜坡电压加入了CS引脚输入电压来帮助产生PWM信号，这样会极大地加强在CCM下的闭环稳定性，防止次谐波振荡，并降低输出纹波。

## 驱动

功率MOS管被一个专用的驱动来进行开关控制。驱动能力越弱，功率管的导通损耗和开关损耗就越大，然而驱动能力越强，会影响EMI性能。

有一个折中方法就是通过一个内部的图腾柱栅驱动设计，并伴随适当的驱动能力和死区时间控制来达到良好的效果。通过这种专用的驱动方式设计系统可以很容易达到降低功耗和较好EMI的目的。

## 保护控制

优秀的系统可靠性需要具有自动恢复特性的逐周电流限（OCP）、过载保护（OLP）、和VDD欠压锁定（UVLO）、固定或可调的VDD过压保护（OVP）。

在全电压范围内，OCP被补偿后达到恒定输出功率限。

在过载情况下，当FB输入电压超过功率限阈值的时间超过TD\_PL，控制电路会关闭变换器，只有在VDD电压低于UVLO（ON）后才能够重启。对于具有锁定特性的保护，在发生过温或过压保护时，只有在VDD低于UVLO（ON）后才能够重启。

## 极限参数

VDD 直流供电电压	30V
VDD 齐纳嵌位电压	VDD_Clamp+0.1V
VDD 直流嵌位电流	10mA
VDS 电压	700V
FB 引脚输入电压	-0.3V 至 7V
CS 引脚输入电压	-0.3V 至 7V
工作结温	-20 至 150°C
贮存温度	-55 至 165°C
最高温度 (焊锡, 10 秒)	260°C

## 推荐工作状态

VDD 电压	10V 至 23.5V
VDS 电压	650V
工作环境温度 T <sub>A</sub>	-20 至 85°C

## 电气参数

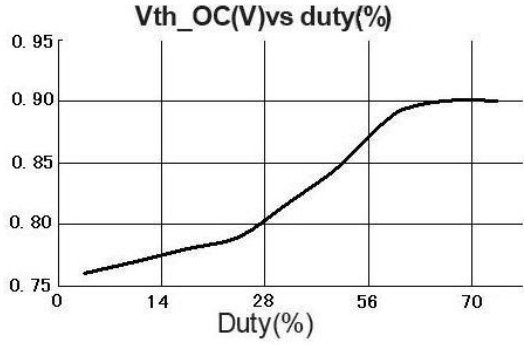
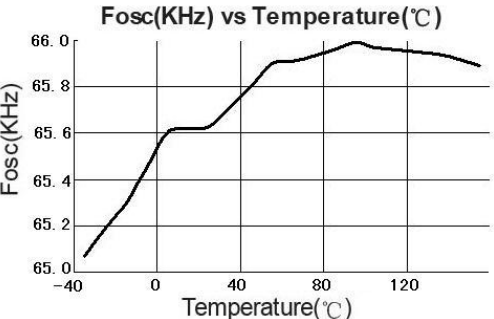
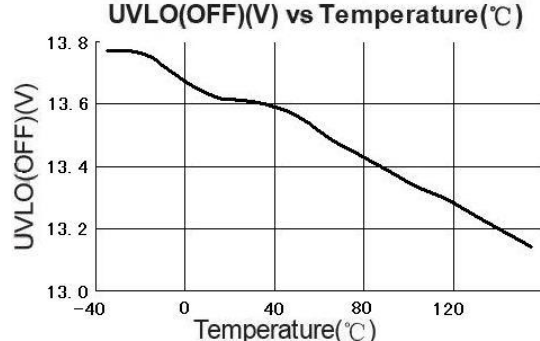
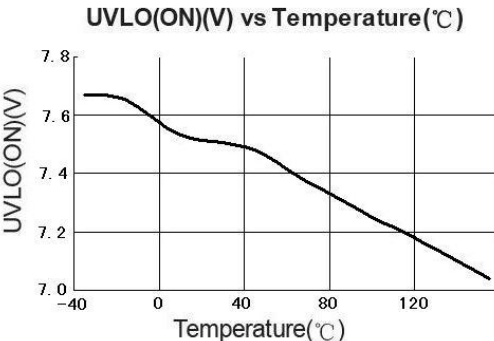
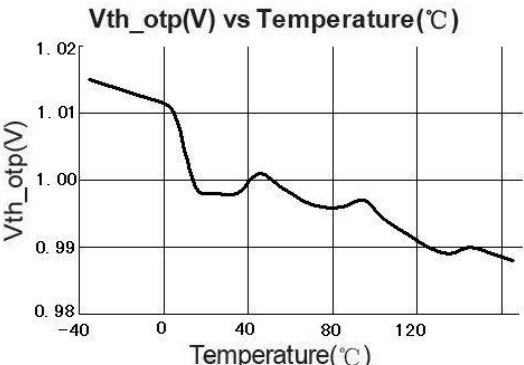
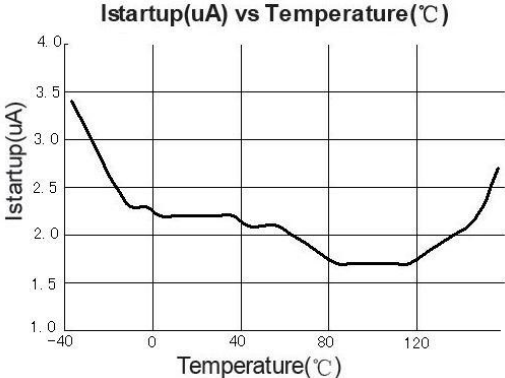
(T<sub>A</sub>=25°C, VDD=16V, 其余情况会做说明)

项目	参数	测试条件	最小值	典型值	最大值	单位
供电电压 (VDD)						
I_Startup	VDD 启动电流	VDD=UVLO(OFF)-1V, 测试流入 VDD 的电流		5	20	uA
I_VDD_Ops	工作电流	VFB=3V		1.4	2.5	mA
UVLO(ON)	欠压锁存开启		8	9	10	V
UVLO(OFF)	欠压锁存结束 (恢复)		14.5	15.5	16.5	V
Vpull_up	上拉 PMOS 启动			13		V
Vdd_Clamp		IVDD=10mA	30	32	34	V
OVP(ON)	过压保护电压	CS=0.3V,FB=3V,VD D 升高直到 gate 波形 关断	26	28	30	V
反馈输入部分 (FB 引脚)						
V <sub>FB_Open</sub>	V <sub>FB</sub> 开环电压		3.9	4.2		V
A <sub>VCS</sub>	PWM 输入增益 Δ VFB/Δ VCS			2		V/V
最大占空比	VDD=14V,FB=3V,V CS=0.3V		75	80	85	%

Vref_green	进入绿色模式的阈值			1.4		V
Vref_burst_H	进入跳周期模式阈值			0.675		V
Vref_burst_L	离开跳周期模式阈值			0.575		V
IFB_Short	FB 引脚短路电流	检测 FB 短路到地的电流		0.4		mA
VTH_PL	过载时的 FB 电压			3.6		V
TD_PL	过载延迟时间		80	88	96	mS
Z <sub>FB_IN</sub>	输入阻抗			16		KΩ
电流检测输入 (CS 引脚)						
SST	软启动时间			4		ms
T <sub>blanking</sub>	前沿消隐时间			220		ns
T <sub>D_OC</sub>	过流检测延迟时间	从过流发生到 GATE 引脚关断		120		ns
VTH_OC	零占空比下内部电流限值			0.75		V
Vocp_clamping	CS 电压嵌位			0.9		V
振荡器						
Fosc	震荡频率	VDD=14V,FB=3V,C S=0.3V	60	65	70	KHZ
Δ f <sub>OSC</sub>	频率抖动			+/-4		%
f <sub>shuffling</sub>	抖频			32		HZ
F <sub>Burst</sub>	跳周期模式频率			22		KHz
栅驱动						
VOL	输出低电平	VDD=14V, IO=6mA			1	V
VOH	输出高电平	VDD=14V, IO=5mA	6			V
V <sub>Clamping</sub>	输出箝位电压			12		V
T <sub>r</sub>	输出上升时间	VDD 1V~12V, CL=1nf		175		ns
T <sub>f</sub>	输出下降时间	VDD 12V~1V, CL=1nf		85		ns
内置 MOS						
BVDSS	源漏击穿电压	VGS=0, ID=250uA	650			V
Current (ID)	漏极电流			4		A
RDS(ON)	导通电阻	VGS=10V, ID=2A		2.4	2.9	Ω

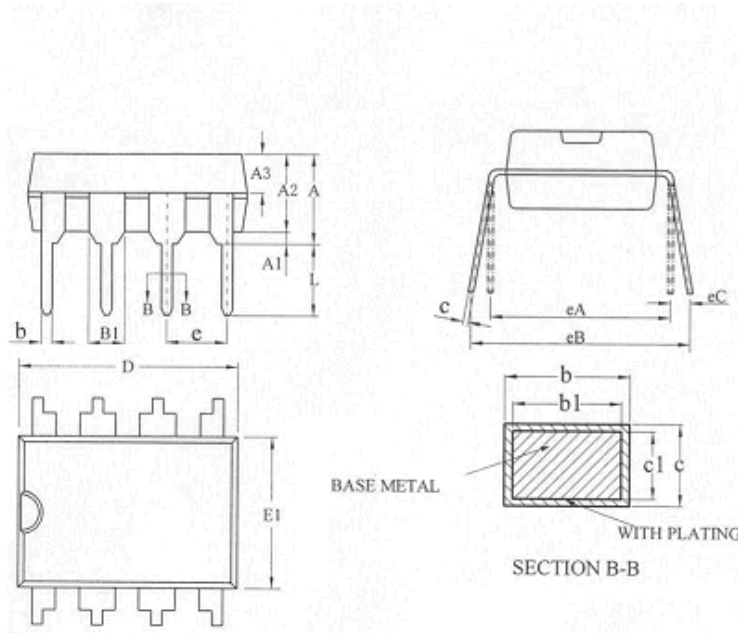
特性曲线

如非特别声明，以下测试条件为 VDD=18V, TA=25°C



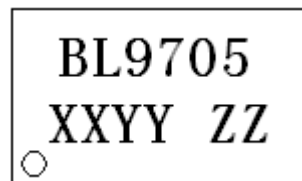
## 封装尺寸图

### DIP-8 封装尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	3.60	3.80	4.00
A1	0.51	—	—
A2	3.00	3.30	3.40
A3	1.55	1.60	1.65
b	0.44	—	0.53
b1	0.43	0.46	0.48
B1	1.52BSC		
c	0.25	—	0.31
c1	0.24	0.25	0.26
D	9.05	9.25	9.45
E1	6.15	6.35	6.55
e	2.54BSC		
eA	7.62BSC		
eB	7.62	—	9.30
eC	0	—	0.84
L	3.00	—	—
L/F载体尺寸 (mil)	80*80	120*150	
	100*100		
	138*136/123*102		
	63*71/124*147		
	134*134/134*106		

## 丝印说明



其中： BL9705：指芯片型号；  
XXYY ZZ：指生产日期。